

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
21. August 2003 (21.08.2003)

PCT

(10) Internationale Veröffentlichungsnummer
WO 03/069966 A1

(51) Internationale Patentklassifikation⁷: H05K 3/06, 1/02

(21) Internationales Aktenzeichen: PCT/EP03/00410

(22) Internationales Anmeldedatum:
16. Januar 2003 (16.01.2003)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
102 05 592.0 11. Februar 2002 (11.02.2002) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von
US): KSG LEITERPLATTEN GMBH [DE/DE]; Auer-
bacher Strasse 3-5, 09390 Gornsdorf (DE).

(72) Erfinder: und

(75) Erfinder/Anmelder (nur für US): BECHTLOFF,

Udo [DE/DE]; Ahornweg 16, 09548 Mittweida (DE).
SCHAUER, Johannes [DE/DE]; Parkstrasse 4B, 09366
Stollberg (DE).

(74) Anwalt: BITTNER, Thomas, L.; Bochemert & Bochemert,
Meinekestrasse 26, 10719 Berlin (DE).

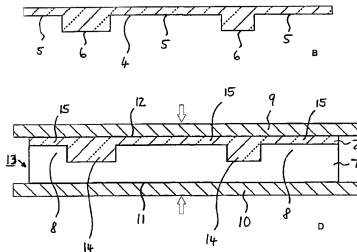
(81) Bestimmungsstaaten (national): AE, AG, AL, AM, AT,
AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR,
CU, CZ, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH,
GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC,
LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW,
MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG,
SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VN,
YU, ZA, ZM, ZW.

(84) Bestimmungsstaaten (regional): ARIPO-Patent (GH,
GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW),
eurasisches Patent (AM, AZ, BY, KG, KZ, MD, RU, TJ,

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD FOR THE PRODUCTION OF A SEMI-FINISHED PRODUCT FOR A PRINTED BOARD, SEMI-FINISHED PRODUCT, AND PRINTED BOARD

(54) Bezeichnung: VERFAHREN ZUM HERSTELLEN EINES HALBZEUGES FÜR EINE LEITERPLATTE, HALBZEUG UND LEITERPLATTE



(57) Abstract: Disclosed is a method for producing a semi-finished product (30) for a printed board comprising strip conductors having different thicknesses. The inventive method consists of the following steps: a metal layer (2) is applied on a substrate (1); a face (4) of the metal layer (2) is thinned in a surface (3) area thereof in order to configure a sector (5) receiving strip conductors with a metal layer having a first thickness and another sector (6) receiving strip conductors with a metal layer having a second thickness, the two thicknesses being different; and an essentially even outer surface is formed on the face (4) of the substrate (1) by applying an insulating substrate layer (7) on the metal layer (2), which at least partly covers both the sector (5) receiving strip conductors with a metal layer having a first thickness and the other sector (6) receiving strip conductors with a metal layer having a second thickness.

[Fortsetzung auf der nächsten Seite]

WO 03/069966 A1



TM), europäisches Patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, SE, SI, SK, TR), OAPI-Patent (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

Veröffentlicht:

— mit internationalem Recherchenbericht

(57) Zusammenfassung: Verfahren zum Herstellen eines Halbzugs (30) für eine Leiterplatte mit Leiterbahnen unterschiedlicher Dicke. Das Verfahren umfasst die folgenden Schritte: Vorsehen eines Substrats (1) mit einer Metallschicht (2); Ausdünnen der Metallschicht (2) im Bereich einer Oberfläche (3) auf einer Vorderseite (4) der Metallschicht (2) zum Ausbilden eines Teilbereichs (5) für Leiterbahnen mit einer ersten Metallschichtdicke und eines anderen Teilbereichs (6) für Leiterbahnen mit einer zweiten Metallschichtdicke, wobei die erste Metallschichtdicke sich von der zweiten Metallschichtdicke unterscheidet; und Ausbilden einer im wesentlichen ebenen äußeren Oberfläche auf der Vorderseite (4) des Substrats (1) mit Hilfe des Aufbringens einer Isoliersubstratschicht (7) auf der Metallschicht (2), welche den Teilbereich (5) für Leiterbahnen mit der ersten Metallschichtdicke und den anderen Teilbereich (6) für Leiterbahnen mit der zweiten Metallschichtdicke jeweils zumindest teilweise bedeckt.

Verfahren zum Herstellen eines Halbzeuges für eine Leiterplatte, Halbzeug und Leiterplatte

Die Erfindung liegt auf dem Gebiet von Leiterplatten.

Die zunehmende Vielfalt elektronischer Baugruppen, die mit Hilfe von Leiterplatten geschaffen werden, stellt hohe Anforderungen an die Komplexität und Variabilität der verwendeten
5 Leiterplatten. Es besteht zunehmend Bedarf für Leiterplatten, die Leiterbahnen mit unterschiedlichen Leiterbahndicken aufweisen. Leiterbahnen mit sich unterscheidenden Leiterbahndicken erweitern die Bestückungsmöglichkeiten der Leiterplatten.

Bei bekannten Verfahren wird zum Herstellen der unterschiedlichen Leiterbahndicken zusätzliches Leiterbahnmaterial auf einen Teil vorhandener Leiterbahnen, die ursprünglich eine
10 einheitliche Dicke aufweisen, galvanisch aufgebracht. Bei dem Leiterbahnmaterial handelt es sich üblicherweise um Kupfer. Infolge des galvanischen Aufbringens des zusätzlichen Leiterbahnmaterials entstehen auf der zu bestückenden Oberfläche der Leiterplatte Unebenheiten, so daß die für die Bestückung gewünschte Planarität der Leiterplattenoberfläche verloren
15 geht.

Aufgabe der Erfindung ist es, ein verbessertes Verfahren zum Herstellen eines Halbzeuges für Leiterplatten und einer Leiterplatte zu schaffen, welches (welche) das Ausbilden einer planaren Bestückungsfläche ermöglicht.

Die Aufgabe wird erfindungsgemäß durch ein Verfahren zum Herstellen eines Halbzeuges für
20 Leiterplatten mit Leiterbahnen unterschiedlicher Dicke gelöst, wobei das Verfahren die folgenden Schritte aufweist: Vorsehen eines Substrats mit einer Metallschicht; Ausdünnen der Metallschicht im Bereich einer Oberfläche auf einer Vorderseite der Metallschicht zum Ausbilden eines Teilbereichs für Leiterbahnen mit einer ersten Metallschichtdicke und eines anderen Teilbereichs für Leiterbahnen mit einer zweiten Metallschichtdicke, wobei die erste Metallschichtdicke kleiner als die zweite Metallschichtdicke ist; und Ausbilden einer im wesentlichen ebenen äußeren Oberfläche auf der Vorderseite des Substrats mit Hilfe des Aufbringens einer Isoliersubstratschicht auf der Metallschicht, welche den Teilbereich für Leiterbahnen mit der ersten Metallschichtdicke und den anderen Teilbereich für Leiterbahnen mit der
25 zweiten Metallschichtdicke jeweils zumindest teilweise bedeckt.

Nach einem weiteren Aspekt der Erfindung wird das so geschaffene Halbzeug zum Herstellen einer Leiterplatte verwendet.

5 Nach einem anderen Aspekt der Erfindung ist eine Leiterplatte mit mehreren Leiterbahnen unterschiedlicher Dicke geschaffen, wobei eine Höhe der mehreren Leiterbahnen unterschiedlicher Dicke, in welcher sich die mehreren Leiterbahnen oberhalb einer von einer Isoliersubstratschicht gebildeten, äußeren Oberfläche erstrecken, für alle der mehreren Leiterbahnen im wesentlichen gleich ist.

10 Ein wesentlicher Vorteil, welcher sich mit der Erfindung gegenüber dem Stand der Technik ergibt, besteht darin, daß ein Halbzeug hergestellt wird, daß einerseits Bereiche für Leiterbahnen mit unterschiedlicher Dicke aufweist, andererseits jedoch über eine äußere Oberfläche verfügt, die beim Verwenden des Halbzeugs zum Herstellen einer Leiterplatte trotz der Schaffung von Leiterbahnen mit unterschiedlicher Dicke beim Strukturieren das Ausbilden einer planaren Bestückungsfläche ermöglicht. Dieses wird dadurch erreicht, daß auf die ausgedünnte und deshalb unebene Oberfläche auf der Vorderseite des verwendeten Substrats die
15 Substratschicht aufgebracht wird. Die zur ausgedünnten Oberfläche entgegengesetzte Oberfläche der Metallschicht des Halbzeugs ist eben und steht für das Strukturieren der Leiterbahnen zur Verfügung. Die hierbei geschaffenen Bereiche für Leiterbahnstrukturen weisen oberhalb der Substratschicht des Halbzeugs eine gleiche Höhe auf, erstrecken sich jedoch mit unterschiedlichen Tiefen in die Substratschicht des Halbzeugs hinein, so daß Bereiche für Leiterbahnstrukturen mit verschiedenen Dicken entstehen.
20

Eine zweckmäßige Weiterbildung der Erfindung sieht vor, daß Abschnitte der Oberfläche auf der Vorderseite der Metallschicht, welche durch die Isoliersubstratschicht bedeckt werden, vor dem Aufbringen der Isoliersubstratschicht zum Verbessern der Haftung der Isoliersubstratschicht oberflächenbehandelt werden. Hierdurch werden die Eigenschaften des Halbzeugs, insbesondere eine ausreichende Festigkeit, für die weitere Verarbeitung verbessert.
25

Eine bevorzugte Ausgestaltung der Erfindung kann vorsehen, daß die Abschnitte der Oberfläche auf der Vorderseite der Metallschicht einer Behandlung zum Aufrauen der Oberfläche ausgesetzt werden. Auf diese Weise wird die Haftung der Isoliersubstratschicht wirksam verbessert.

Ein zum Erzeugen von Leiterplatten bevorzugtes Halbzeug wird gemäß einer Ausführungsform der Erfindung dadurch gebildet, daß als Substrat mit der Metallschicht eine Metallfolie verwendet wird.

- 5 Um ein Halbzeug für eine Leiterplatte auf Kupferbasis herstellen zu können, kann bei einer zweckmäßigen Ausgestaltung der Erfindung vorgesehen sein, daß die Metallfolie eine Kupfer-Folie ist.

- 10 Eine bevorzugte Weiterbildung der Erfindung kann vorsehen, daß die Isoliersubstratschicht ein formbares Material umfaßt, und das zum Ausbilden der im wesentlichen ebenen äußeren Oberfläche auf der Vorderseite des Substrats die das formbare Material umfassende Isoliersubstratschicht mit dem Substrat verpreßt wird, so daß ein Teil des formbaren Materials in einen Raum oberhalb des anderen Teilbereichs mit der zweiten Metallschichtdicke gepreßt wird. Hierdurch ist es möglich, auch bei Halbzeugen, die eine Vielzahl von Teilbereichen mit verschiedenen Metallschichtdicken aufweisen, Oberflächen zu schaffen, die eine Verwendung des Halbzeugs zum Herstellen von Leiterplatten ermöglichen. Das formbare Material dringt
15 hierbei in die Räume oberhalb der Teilbereiche mit der geringeren Metallschicht ein und füllt diese im wesentlichen vollständig aus, so daß das Halbzeug die Anforderungen hinsichtlich der mechanischen und elektrischen Eigenschaften für eine Leiterplatte erfüllt.

- 20 Bei einer bevorzugten Fortbildung der Erfindung ist die Schaffung der im wesentlichen ebenen äußeren Oberfläche auf der Vorderseite des Substrats auf einfache Weise und mittels bekannter Technologien dadurch ermöglicht, daß als Isoliersubstratschicht eine Klebefolie auf Basis eines mit unausgehärtetem Epoxidharz getränkten Glasgewebes verwendet wird.

- 25 Zum Verpressen der Isoliersubstratschicht mit dem Substrat wird zweckmäßig ein Preßmittel auf einer von dem Substrat abgewandten Seite der Isoliersubstratschicht angewendet, so daß die zum Ausbilden einer ausreichenden Haftung der Isoliersubstratschicht ausgeübt werden kann.

Eine bevorzugte Ausführungsform der Erfindung kann vorsehen, daß die Metallschicht zum Ausdünnen im Bereich der Oberfläche auf der Vorderseite geätzt wird. Hierdurch ist es möglich, die übliche Ätztechnik in Verbindung mit dem Verfahren zur Herstellung des Halbzeugs zu nutzen.

Beim Herstellen einer Leiterplatte unter Verwendung des Halbzeugs wird das Halbzeug zweckmäßig mit wenigstens einer weiteren Substratschicht verpreßt, wobei die im wesentlichen ebene äußere Oberfläche auf der Vorderseite des Substrats der wenigstens einen weiteren Substratschicht beim Verpressen zugewandt ist. Auf diese Weise steht die Rückseite des Substrats, welche planar ist, zum Strukturieren von Leiterbahnen zur Verfügung.

Die Erfindung wird im folgenden anhand eines Ausführungsbeispiels unter Bezugnahme auf eine Zeichnung näher erläutert. Hierbei zeigen:

Figur 1A eine schematische Darstellung eines Substrats mit einer Metallschicht von der Seite;

10 Figur 1B das Substrat nach Figur 1A mit ausgedünnter Metallschicht;

Figur 1C eine schematische Darstellung einer Substratschicht von der Seite;

Figur 1D eine schematische Darstellung eines Halbzeugs mit dem Substrat nach Figur 1B und aufgebracht Substratschicht nach Figur 1C von der Seite;

15 Figur 1E eine schematische Darstellung einer Leiterplatte auf Basis des Halbzeugs nach Figur 1D von der Seite;

Figur 2 eine schematische Darstellung einer Mehrlagenleiterplatte nach dem Verpressen unter Verwendung des Halbzeugs nach Figur 1D; und

Figur 3 die Mehrlagenleiterplatte nach Figur 2 nach dem Strukturieren von Leiterbahnen.

20 Die Figuren 1A und 1B zeigen eine schematische Darstellung eines Substrats 1 mit einer Metallschicht 2 in einem Ausgangszustand und nach einem Ausdünnen der Metallschicht 2 in einer Seitenansicht. Bei dem Substrat 1 handelt es sich beispielsweise um eine Kupfer-Folie. Zum Ausdünnen wird die Metallschicht 2 im Bereich einer Oberfläche 3 auf einer Vorderseite 4 mittels Ätzens bearbeitet, so daß Teilbereiche 5 mit einer ersten Metallschichtdicke und Teilbereiche 6 mit einer zweiten Metallschichtdicke geschaffen werden, wobei die erste Metallschichtdicke geringer als die zweite Metallschichtdicke ist.

Das Substrat 1 mit der ausgedünnten Metallschicht 2 wird anschließend gemäß Figur 1D mit einer Isoliersubstratschicht 7 verbunden, die in Figur 1C in einem Ausgangszustand gezeigt ist. Die Isoliersubstratschicht 7 wird auf die Oberfläche 2 auf der Vorderseite 4 der Metallschicht 2 aufgepreßt. Die Isoliersubstratschicht 7, welche beispielsweise eine Klebefolie auf

Basis von mit unausgehärtetem Epoxidharz getränktem Glasgewebe („Prepregs“) ist, wird beim Aufpressen verformt, so daß Räume 8 im Bereich der Teilbereiche 5 mit der ersten Schichtdicke ausgefüllt werden. Beim Verpressen werden das Substrat 1 und die Isoliersubstratschicht 7 mit Hilfe von Preßblechen 9, 10 zusammengedrückt, die auf einer Vorderseite 11 und einer Rückseite 12 aufgesetzt werden. Die Preßbleche 9, 10 werden nach dem Verpressen wieder entfernt. Die in Figur 1D zwischen den Preßblechen 9, 10 dargestellte Anordnung aus Isoliersubstratschicht 7 und Metallschicht 2 bildet ein Halbzeug 13 für die Leiterplattenherstellung mit Bereichen 14 für Leiterbahnen mit einer ersten Leiterbahndicke und Bereichen 15 für Leiterbahnen mit einer zweiten Leiterbahndicke, die von der ersten Leiterbahndicke verschieden ist.

Das Halbzeug 13 wird für die Herstellung einer Leiterplatte 16 gemäß Figur 1E bearbeitet. Hierbei wird zum Ausbilden von Leiterbahnen 17, 18 unterschiedlicher Dicke die Metallschicht 2 strukturiert, beispielsweise mittels Ätzens. Die Höhe, mit der sich die Leiterbahnen 17, 18 über eine äußere, von der Isoliersubstratschicht 7 gebildete Oberfläche 19 der Leiterplatte 16 erheben, ist jedoch für die Leiterbahnen 17, 18 im wesentlichen gleich.

Figur 2 zeigt eine schematische Darstellung einer Leiterplatte 20 unter Verwendung des Halbzeugs 13 von der Seite. Die Leiterplatte 20 ist eine Mehrlagenleiterplatte, welche neben der Metallschicht 2 des Halbzeugs 13 weitere Leiterbahnschichten 21, 22 und 23 und weitere Substratschichten 24, 25 aufweist. Die Anordnung aus der Leiterbahnschicht 23 und der weiteren Substratschicht 25 ist in gleicher Weise wie das Halbzeug 13 gebildet. Zum Herstellen der Leiterplatte 20 können bekannte Technologien genutzt werden, beispielsweise die Tending-Technologie oder die Metall-Resist-Strip-Technik. Die in Figur 2 gezeigte Verwendung des Halbzeugs 30 für eine Mehrlagenleiterplatte ist beispielhaft. Das Halbzeug 13 kann für Leiterplatten beliebiger Art genutzt werden, die ein oder mehrere Leiterbahnschichten unterschiedlicher Dicke umfassen.

Die Leiterplatte 20 wird zum Ausbilden von Leiterbahnen in der Metallschicht 2 strukturiert, beispielsweise mittels Ätzens, so daß Leiterbahnstrukturen gebildet werden wie dies in Figur 3 schematisch dargestellt ist. Es entstehen auf diese Weise Leiterbahnen 26, 27 mit unterschiedlicher Dicke. Die Höhe, mit der sich die Leiterbahnen 26, 27 über eine äußere, von der Isoliersubstratschicht 7 gebildete Oberfläche 28 der Leiterplatte 20 erheben, ist jedoch für die Leiterbahnen 26, 27 im wesentlichen gleich. Auf diese Weise ist eine für die Bestückung der Leiterplatte 20 mit elektronischen Bauelementen geeignete planare Oberfläche 29 geschaffen.

Die Leiterbahnen 26, 27 sind in den Figuren 2 und 3 zur Erläuterung der Prinzipien der Erfindung vergrößert dargestellt, weisen bei üblichen Leiterplatten beispielsweise Dicken von etwa 18 μm bis 35 μm bzw. etwa 400 μm auf. Das beschriebene Verfahren ermöglicht das Ausbilden sehr feiner Leiterbahnstrukturen mit einer Leiterzugbreite von beispielsweise 120 μm .

- 5 Die in der vorstehenden Beschreibung, den Ansprüchen und der Zeichnung offenbarten Merkmale der Erfindung können sowohl einzeln als auch in beliebiger Kombination für die Verwirklichung der Erfindung in ihren verschiedenen Ausführungsformen von Bedeutung sein.

Ansprüche

1. Verfahren zum Herstellen eines Halbzeugs (13) für eine Leiterplatte mit Leiterbahnen unterschiedlicher Dicke, wobei das Verfahren die folgenden Schritte umfaßt:
 - 5 - Vorsehen eines Substrats (1) mit einer Metallschicht (2);
 - Ausdünnen der Metallschicht (2) im Bereich einer Oberfläche (3) auf einer Vorderseite (4) der Metallschicht (2) zum Ausbilden eines Teilbereichs (5) für Leiterbahnen mit einer ersten Metallschichtdicke und eines anderen Teilbereichs (6) für Leiterbahnen mit einer zweiten Metallschichtdicke, wobei die erste Metallschichtdicke kleiner
10 als die zweite Metallschichtdicke ist; und
 - Ausbilden einer im wesentlichen ebenen äußeren Oberfläche auf der Vorderseite (4) des Substrats (1) mit Hilfe des Aufbringens einer Isoliersubstratschicht (7) auf der Metallschicht (2), welche den Teilbereich (5) für Leiterbahnen mit der ersten Metallschichtdicke und den anderen Teilbereich (6) für Leiterbahnen mit der zweiten Metallschichtdicke jeweils zumindest teilweise bedeckt.
15
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß Abschnitte der Oberfläche (3) auf der Vorderseite (4) der Metallschicht (2), welche durch die Isoliersubstratschicht (7) bedeckt werden, vor dem Aufbringen der Isoliersubstratschicht (7) zum Verbessern der Haftung der Isoliersubstratschicht (7) oberflächenbehandelt werden.
20
3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß die Abschnitte der Oberfläche (3) auf der Vorderseite (4) der Metallschicht (2) einer Behandlung zum Aufrauen der Oberfläche (3) ausgesetzt werden.
25
4. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, daß als Substrat (1) mit der Metallschicht (2) eine Metallfolie verwendet wird.
5. Verfahren nach Anspruch 4, dadurch gekennzeichnet, daß die Metallfolie eine
30 Kupfer-Folie ist.

6. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, daß die Isoliersubstratschicht (7) ein formbares Material umfaßt, und daß zum Ausbilden der im wesentlichen ebenen äußeren Oberfläche auf der Vorderseite (4) des Substrats (1) die das formbare Material umfassende Isoliersubstratschicht (7) mit dem Substrat (1) verpreßt wird, so daß ein Teil des formbaren Materials in einen Raum (8) oberhalb des Teilbereichs (5) mit der ersten Metallschichtdicke gepreßt wird.
7. Verfahren nach Anspruch 6, dadurch gekennzeichnet, daß als Isoliersubstratschicht (7) eine Klebefolie auf Basis eines mit unausgehärtetem Epoxidharz getränkten Glasgewebes verwendet wird.
8. Verfahren nach Anspruch 6 oder 7, dadurch gekennzeichnet, daß zum Verpressen der Isoliersubstratschicht (7) mit dem Substrat (1) Preßmittel (9, 10) angewendet werden.
9. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, daß die Metallschicht (2) zum Ausdünnen im Bereich der Oberfläche (3) auf der Vorderseite (4) geätzt wird.
10. Verfahren nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, daß die erste Metallschichtdicke in einem Bereich von etwa 18 bis 35 µm liegt, und die zweite Metallschichtdicke etwa 400 µm beträgt.
11. Verfahren zum Herstellen einer Leiterplatte (16; 20), wobei ein nach einem der Ansprüche 1 bis 10 hergestelltes Halbzeug (13) verwendet wird.
12. Verfahren nach Anspruch 11, dadurch gekennzeichnet, daß das Halbzeug (13) mit wenigstens einer weiteren Substratschicht (21, 22 bzw. 24, 25) verpreßt wird, wobei die im wesentlichen ebene äußere Oberfläche auf der Vorderseite (4) des Substrats (1) der

wenigstens einen weiteren Substratschicht (21, 22 bzw. 24, 25) beim Verpressen zugewandt ist.

13. Verfahren nach Anspruch 11 oder 12, dadurch gekennzeichnet, daß eine Mehrfachsicht-Leiterplatte (20) gebildet wird.

14. Halbzeug für eine Leiterplatte mit Leiterbahnen unterschiedlicher Dicke, bei dem in einer Metallschicht (2) auf einem Isoliersubstrat (7) ein Teilbereich (5) für Leiterbahnen mit einer ersten Metallschichtdicke und ein anderer Teilbereich (6) für Leiterbahnen mit einer zweiten Metallschichtdicke gebildet sind, wobei die erste Metallschichtdicke von der zweiten Metallschichtdicke verschieden ist, dadurch gekennzeichnet, daß auf einer Rückseite (12) eine zum Ausbilden der Leiterbahnen unterschiedlicher Dicke strukturierbare, im wesentliche ebene Oberfläche gebildet ist, die den Teilbereich (5) für Leiterbahnen mit der ersten Metallschichtdicke und den anderen Teilbereich (6) für Leiterbahnen mit der zweiten Metallschichtdicke umfaßt.

15. Leiterplatte (16; 20) mit mehreren Leiterbahnen (17, 18; 26, 27) unterschiedlicher Dicke, wobei eine Höhe der mehreren Leiterbahnen (17, 18; 26, 27) unterschiedlicher Dicke, in welcher sich die mehreren Leiterbahnen (17, 18; 26, 27) oberhalb einer von einer Isoliersubstratschicht (7) gebildeten, äußeren Oberfläche (19; 28) erstrecken, für alle der mehreren Leiterbahnen (17, 18; 26, 27) im wesentlichen gleich ist.

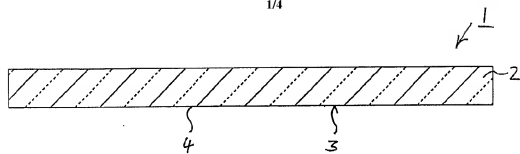


Fig. 1 A

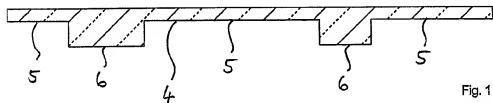


Fig. 1 B

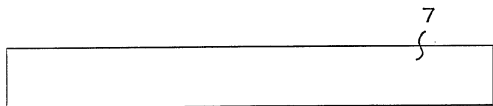


Fig. 1 C

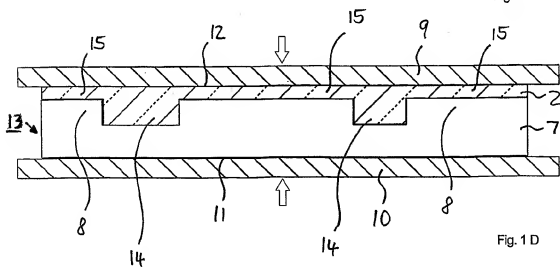


Fig. 1 D

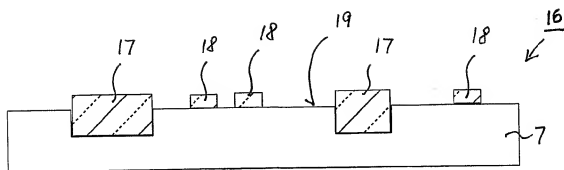


Fig. 1E

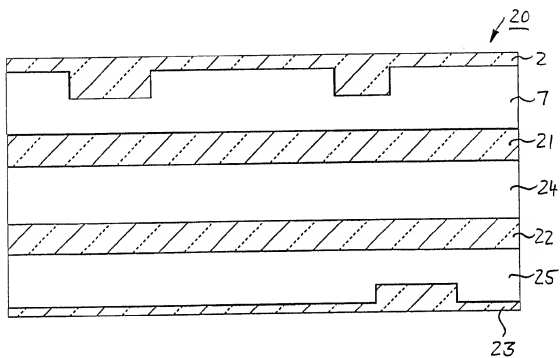


Fig. 2

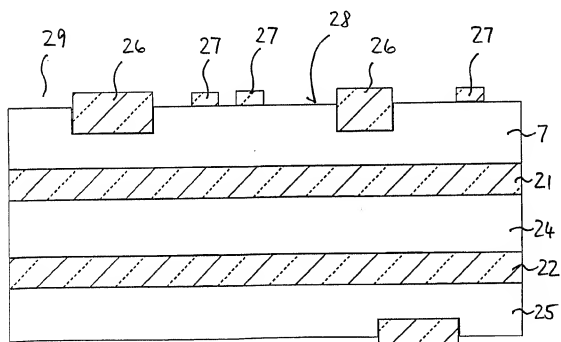
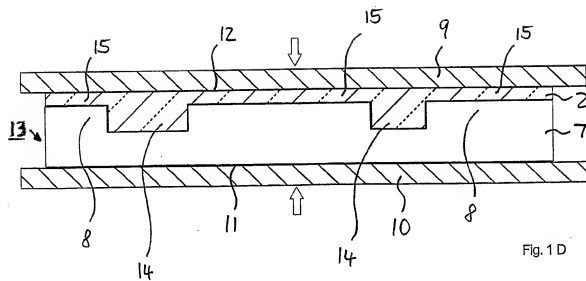


Fig. 3



INTERNATIONAL SEARCH REPORT

International Application No.
PCT/EP 03/00410

A. CLASSIFICATION OF SUBJECT MATTER

IPC 7 H05K3/06 H05K1/02

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 H05K

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, PAJ, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2002/011348 A1 (TAKEUCHI) 31 January 2002 (2002-01-31) the whole document	1, 4-6, 9, 11-15
Y		2, 3, 7, 8, 10
A	WO 01 50824 A (LEAR AUTOMOTIVE (EEDS) SPAIN) 12 July 2001 (2001-07-12)	1, 4-6, 9, 11, 14
Y	-& EP 1 257 157 A (LEAR AUTOMOTIVE (EEDS) SPAIN) 13 November 2002 (2002-11-13) column 5, line 35 - column 6, line 18 column 7, line 22 - line 33 figures 1,2	2, 3, 10
	-/-	

☒ Further documents are listed in the continuation of box C.☒ Patent family members are listed in annex.

* Special categories of cited documents:

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

- *T* Inter document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- *Z* document member of the same patent family

Date of the actual completion of the international search

4 April 2003

Date of mailing of the international search report

10/04/2003

Name and mailing address of the ISA
European Patent Office, P.B. 5618 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Authorized officer

Mes, L

INTERNATIONAL SEARCH REPORT

International Application No.

PCT/EP 03/00410

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 4 372 804 A (HANABUSA ET AL.) 8 February 1983 (1983-02-08) claims; figures	1,4-6,9, 11,14,15
Y	-----	7,8
X	PATENT ABSTRACTS OF JAPAN vol. 2000, no. 25, 12 April 2001 (2001-04-12) -& JP 2001 217511 A (MATSUSHITA ELECTRIC IND CO LTD), 10 August 2001 (2001-08-10) abstract; figures -----	1,4-6,9, 11,14,15

INTERNATIONAL SEARCH REPORT

International Application No.

PCT/EP 03/00410

Patent document cited in search report		Publication date		Patent family member(s)	Publication date
US 2002011348	A1	31-01-2002	JP CN	2002043699 A 1359256 A	08-02-2002 17-07-2002
WO 0150824	A	12-07-2001	WO EP	0150824 A1 1257157 A1	12-07-2001 13-11-2002
US 4372804	A	08-02-1983	JP JP JP DE FR SE SE	1104071 C 53017970 A 56045312 B 2733746 A1 2361041 A1 439410 B 7708675 A	16-07-1982 18-02-1978 26-10-1981 09-02-1978 03-03-1978 10-06-1985 05-02-1978
JP 2001217511	A	10-08-2001	NONE		

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
 IPK 7 H05K3/06 H05K1/02

Nach der internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
 IPK 7 H05K

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, PAJ, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Beitr. Anspruch Nr.
X	US 2002/011348 A1 (TAKEUCHI) 31. Januar 2002 (2002-01-31) das ganze Dokument	1,4-6,9, 11-15
Y	---	2,3,7,8, 10
A	WO 01 50824 A (LEAR AUTOMOTIVE (EEDS) SPAIN) 12. Juli 2001 (2001-07-12)	1,4-6,9, 11,14
Y	-& EP 1 257 157 A (LEAR AUTOMOTIVE (EEDS) SPAIN) 13. November 2002 (2002-11-13) Spalte 5, Zeile 35 - Spalte 6, Zeile 18 Spalte 7, Zeile 22 - Zeile 33 Abbildungen 1,2 --- -/-	2,3,10

☒ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

☒ Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

A Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

E Älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

L Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

O Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

P Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

T Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

X Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfindertischer Tätigkeit beruhend betrachtet werden

Y Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfindertischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

Z Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

Abendedatum des internationalen Recherchenberichts

4. April 2003

10/04/2003

Name und Postanschrift der internationalen Recherchenbehörde
 Europäisches Patentamt, P.B. 5818 Patentlaan 2
 NL - 2280 HV Rijswijk
 Tel: (+31-70) 340-2040, Tlx: 31 651 epo nl,
 Fax: (+31-70) 340-3016

Bevollmächtigter Beauftragter

Mes, L

C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	US 4 372 804 A (HANABUSA ET AL.) 8. Februar 1983 (1983-02-08) Ansprüche; Abbildungen	1,4-6,9, 11,14,15
Y	----	7,8
X	PATENT ABSTRACTS OF JAPAN vol. 2000, no. 25, 12. April 2001 (2001-04-12) - & JP 2001 217511 A (MATSUSHITA ELECTRIC IND CO LTD), 10. August 2001 (2001-08-10) Zusammenfassung; Abbildungen -----	1,4-6,9, 11,14,15

INTERNATIONALER RECHERCHENBERICHT

Internationales Abkürzungen

PCT/EP 03/00410

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 2002011348 A1	31-01-2002	JP 2002043699 A CN 1359256 A	08-02-2002 17-07-2002
WO 0150824 A	12-07-2001	WO 0150824 A1 EP 1257157 A1	12-07-2001 13-11-2002
US 4372804 A	08-02-1983	JP 1104071 C JP 53017970 A JP 56045312 B DE 2733746 A1 FR 2361041 A1 SE 439410 B SE 7708675 A	16-07-1982 18-02-1978 26-10-1981 09-02-1978 03-03-1978 10-06-1985 05-02-1978
JP 2001217511 A	10-08-2001	KEINE	